

92X2245/號

BEST AVAILABLE COPY

審引証附件

中華民國專利公報 (19)(12)

(11) 公告編號: 210414

(44) 中華民國82年(1993)08月01日

發明

全 3 頁

(51) Int. Cl. 5: H03K5/08

19/0952

(54) 名稱: 互補金氧半導體能帶隙之基準電路

(21) 申請案號: 81102441

(22) 申請日期: 中華民國81年(1992)03月31日

(72) 發明人:

雷納克勞思
庫爾特霍夫曼

德國
德國

(71) 申請人:

西門斯股份有限公司

德國

(74) 代理人: 鄭自添 先生

1

2

[57] 申請專利範圍:

1. 一種指帶隙基準電路結構, 包括第一和第二雙極電晶體其具有基極對射極電壓, 一射極電阻器接至該第一雙極電晶體, 及一運算放大器接至該雙極電晶體以處理該第一和第二雙極電晶體之基極對射極電壓間產生之差異以產生一大體上溫度獨立之基準電壓, 該雙極電晶體是寄生電晶體, 且該運算放大器是以金氧半導體技術構成。
2. 如申請專利範圍第1項之結構, 其中包含一基體區形成一該寄生雙極電晶體之一之一集極, 以互補金氧半技術做成之一n傳導井形成一該寄生雙極電晶體之一之一基極, 及n傳導井中之一p傳導擴散區形成該寄生雙極電晶體之一之一射極。
3. 如申請專利範圍第2項之結構, 其中包含至少另一與該第一和第二雙極電晶體之每一個串接之寄生雙極電晶體, 該至少另一寄生雙極電晶體有一射極, 該第一和第二雙極電晶體之至少一個的基極端接至此射極, 且該至少另一寄生雙極電晶體有一集極其由基體區與該第一和第二雙極電晶體之集極一起形成。
4. 如申請專利範圍第3項之結構, 其中該至

- 少另一寄生雙極電晶體是多個電晶體合併以做成另一雙極電晶體。
5. 如申請專利範圍第1項之結構, 其中包含寄生雙極補償電晶體, 其每一個接至該第一和第二雙極電晶體之對應的一個輸入邊, 該寄生雙極補償電晶體之每一個有一基極接至該第一和第二雙極電晶體之該對應的一個射極。
6. 如申請專利範圍第1項之結構, 其中至少一些該雙極電晶體的每一個是由多個寄生雙極電晶體之一並聯電路構成。
7. 如申請專利範圍第1項之結構, 其中該運算放大器有p通道金氧半電晶體作輸入電晶體及一p通道金氧半源極隨耦器作為一輸出電晶體。
8. 如申請專利範圍第7項之結構, 其中包含一電流產生器, 以產生一基準電流其被反射入每一該寄生雙極電晶體, 該電流產生器係該運算放大器控制。
9. 如申請專利範圍第7項之結構, 其中該運算放大器之該二p通道輸入電晶體有一基體端或井, 且包含一高阻抗電晶體連接至

(2)

體端或井至一供給電位，及一支持電容器連接基體端或井至一基準電位。

10. 如申請專利範圍第 8 項之結構，其中包含一啓動電路，藉著此啓動電路，該電流產生器可用一啓動脈波而起動以被加至該啓動電路之一啓動電晶體。

11. 如申請專利範圍第 7 項之結構，其中該運算放大器有指定至該輸入電晶體之互補負載電晶體，該輸入電晶體和該互補負載電晶體大體上是对稱且有大的幾何尺寸，該輸入電晶體之通道寬對通道長之比大於 10，而該互補負載電晶體之通道寬對通道長之比大於 1。

圖示簡單說明：

圖 1 是一片斷之圖解示意圖，說明一 n 井 CMOS 製程中一垂直寄生 pnp 雙極電晶體之原理；

圖 2 是依本發明之一能帶隙電路之基本示意電路圖；

圖 3 是依本發明具梯接雙極電晶體之一能帶隙電路之基本電路圖；

圖 4 是依本發明之電路中可使用之 CMOS 運算放大器之基本電路圖；及

圖 5 是依本發明之一完整的能帶隙基準電路之基本電路圖。



